

Бобков Иван Николаевич – Южный федеральный университет; e-mail: antennadesign@outlook.com; г. Таганрог, Россия; тел.: +78634371634; кафедра АиРПУ; аспирант.

Юханов Юрий Владимирович – e-mail: yu_yukhanov@mail.ru; тел.: +78634371634; кафедра АиРПУ; д.т.н.; профессор; зав. кафедрой.

Bobkov Ivan Nikolaevich – Southern Federal University; e-mail: antennadesign@outlook.com; Taganrog, Russia; phone: +78634371634; the Department of Antennas and Radio Transmitting Devices; graduate student.

Yukhanov Yury Vladimirovich – e-mail: yu_yukhanov@mail.ru; phone: +78634371634; the Department of Antennas and Radio Transmitting Devices; dr. of eng. sc.; professor; head of the department.

УДК 621.382

DOI 10.18522/2311-3103-2024-5-214-232

А.А. Жук

СХЕМОТЕХНИЧЕСКИЕ МЕТОДЫ ПОВЫШЕНИЯ ЭФФЕКТИВНОСТИ ВЫХОДНЫХ КАСКАДОВ АРСЕНИД-ГАЛЛИЕВЫХ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ НОВОГО ПОКОЛЕНИЯ*

Разработка и проектирование арсенид-галлиевых (GaAs) аналоговых функциональных узлов в современной микроэлектронике (операционных усилителях, выходных каскадах, и др.) находится на начальном этапе развития. Это связано с тем, что GaAs широкозонные полупроводники в настоящее время позиционируются преимущественно для сильноточной и сверхвысокочастотной электроники (например, применения в источниках питания, усилителях мощности т.п.). Для создания микромощной аналоговой компонентной базы, работающей в тяжелых условиях эксплуатации, например, при воздействии высоких температур ($+300...+350^{\circ}\text{C}$) и радиации, необходима разработка специальных GaAs схемотехнических решений, учитывающих параметры и ограничения соответствующих технологических процессов. Предлагается семейство выходных каскадов, защищенных 5 патентами РФ, для различных модификаций GaAs микромощных операционных усилителей, которые могут быть реализованы на совмещенном GaAs технологическом процессе, позволяющем создавать n-канальные полевые транзисторы с управляющим p-n переходом и GaAs биполярные p-n-p транзисторы. Рассматриваемые схемы выходных каскадов отличаются друг от друга величинами входных и выходных сопротивлений, статическим током потребления, схемотехникой цепей установления статического режима, частотным диапазоном, максимальными амплитудами положительного и отрицательного выходного напряжения и т.п. Приведены результаты сравнительного компьютерного моделирования статического режима, амплитудных и амплитудно-частотных характеристик выходных каскадов в среде LTspice. Предлагаемые схемотехнические решения рекомендуются для применения в GaAs микромощных операционных усилителях нового поколения, а также для использования в составе различных GaAs аналоговых микроэлектронных устройств, в т.ч. работающих в тяжелых условиях эксплуатации: воздействия проникающей радиации и низких температур. При мелкосерийном производстве предложенных выходных каскадов рекомендовано их выполнение на GaAs технологическом процессе, осваиваемом Минским Научно-Исследовательским Институтом Радиоматериалов (ОАО «МНИИРМ», г. Минск, Республика Беларусь), который допускает работу предлагаемых схем в условиях высоких температур (до $+300...+350^{\circ}\text{C}$), а также при воздействии проникающей радиации с поглощенной дозой гамма-квантов (до 1 Мрад) и потока нейтронов (до 10^{13} н/см²).

Операционные усилители; выходные каскады; совмещенные технологические процессы; арсенид-галлиевые полевые транзисторы; арсенид-галлиевые биполярные транзисторы.

* Исследование выполнено за счет гранта Российского научного фонда № 23-79-10069, <https://rscf.ru/project/23-79-10069/>.

A.A. Zhuk

HIGH-SPEED OUTPUT STAGES OF OPERATIONAL AMPLIFIERS WITH DIFFERENCING CIRCUIT CORRECTION OF TRANSITION PROCESS

The development and design of gallium arsenide (GaAs) analogue functional units in modern microelectronics (operational amplifiers, output stages, etc.) is at the initial stage of development. This is because GaAs wide-gap semiconductors are currently positioned primarily for high-current and ultra-high-frequency electronics (e.g., power supplies, power amplifiers, etc.). To create micro-power analogue component base operating under severe operating conditions, for example, under high temperatures (+300...+350°C) and radiation, it is necessary to develop special GaAs circuit solutions that take into account the parameters and limitations of the corresponding technological processes. A family of output stages protected by 5 patents of the Russian Federation for various modifications of GaAs micro-power operational amplifiers is proposed, which can be realised on the combined GaAs technological process allowing to create n-channel field-effect transistors with control p-n junction and GaAs bipolar p-n-p transistors. The considered OS circuits differ from each other by the values of input and output resistances, static current consumption, circuitry of static mode establishment circuits, frequency range, maximum amplitudes of positive and negative output voltage, etc. The results of comparative computer modeling of the static mode, amplitude and amplitude-frequency characteristics of the OS in LTspice simulation software are given. The proposed circuit solutions are recommended for application in GaAs micro-power operational amplifiers of new generation, as well as for use in various GaAs analog microelectronic devices, including those operating under severe operating conditions: exposure to penetrating radiation and low temperatures. At small-scale production of the proposed output stages it is recommended to perform them on GaAs technological process mastered by Minsk Scientific Research Institute of Radio Materials (JSC 'MNIIRM', Minsk, Republic of Belarus), which allows the operation of the proposed circuits at high temperatures (up to +300...+350 °C), as well as under the influence of penetrating radiation with absorbed dose of gamma-quanta (up to 1 Mrad) and neutron flux (up to 10^{13} n/cm²).

Operational amplifiers; output stages; combined process technologies; arsenide-gallium field-effect transistors; arsenide-gallium bipolar transistors.

Введение. В настоящее время в российской и зарубежной микроэлектронике уделяется повышенное внимание высокотемпературным арсенид-галлиевым (GaAs) инструментальным и операционным усилителям (ОУ). Данное направление создания электронной компонентной базы для маломощных интегральных микросхем относится к числу наиболее перспективных в различных областях науки и техники: приборостроении (авиационном, аэрокосмическом и др.), автомобильной и электроэнергетической промышленности, добычи полезных ископаемых и т.п. [1, 2].

Для создания аналоговых микросхем в диапазоне температур до 300-350 °C [3] и воздействия радиации [4] применяются GaAs транзисторы. В работе [5] приведены примеры построения таких ОУ. Известны публикации, в которых анонсирован GaAs ОУ на биполярных транзисторах для диапазона температур +300°C [6]. Одна из особенностей совмещенных GaAs технологических процессов состоит в том, что они накладывают существенные ограничения на типы реализуемых транзисторов и их характеристики. Так, например, GaAs технологический процесс, предлагаемый фирмами США [7–11], а также Минским научно-исследовательским институтом радиоматериалов (ОАО МНИИРМ, г. Минск, <https://mniirm.by/>) [11], ориентирован на изготовление аналоговых схем, содержащих только полевые GaAs транзисторы с управляющим p-n переходом и биполярные GaAs p-n-p транзисторы. Применение других полупроводниковых приборов не допускается. Это накладывает существенные ограничения на схемотехнику аналоговых устройств, реализуемых по данному технологическому процессу. К числу основных показателей эффективности выходных каскадов ОУ [12] относятся: максимальные токи в нагрузке при заданных напряжениях питания, входные и выходные сопротивления, статический ток потребления, сквозной ток выходных транзисторов, систематическая составляющая напряжения смещения нуля, верхняя граничная частота по уровню 0,7, максимальная скорость нарастания выходного напряжения, максимальные значения выходного напряжения для положительной и отрицательной полярностей входного сигнала и др. [12, 13]. Целью статьи является исследование семейства выходных каскадов (ВК) опера-

ционных усилителей, защищенных 5 патентами РФ, а также анализ результатов их компьютерного моделирования на GaAs технологическом процессе, осваиваемом Минским Научно-Исследовательским Институтом Радиоматериалов (ОАО «МНИИРМ», г. Минск) [11].

1. Инвертирующий двухтактный выходной каскад на GaAs биполярных транзисторах. Особенность предлагаемой на рис. 1 схемы двухтактного выходного каскада [14] состоит в том, что он выполняется только на биполярных GaAs транзисторах.

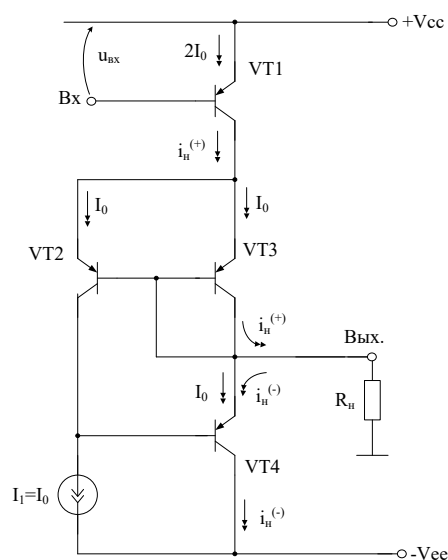


Рис. 1. Инвертирующий двухтактный выходной каскад на GaAs p-n-p транзисторах [14]

Схема ВК на рис. 1 содержит входной транзистор VT1, управление которым по цепи базы осуществляется относительно шины положительного источника питания (Vcc). Этот транзистор обеспечивает положительное направление тока $i_n^{(+)}$ в нагрузку R_n . Выходное напряжение и ток $i_n^{(-)}$ отрицательной полярности формируются транзистором VT4.

Статический режим GaAs ВК на рис. 1 определяется двухполюсником I_1 , который реализуется на JFET транзисторе. При этом в схеме выполняются следующие токовые уравнения Кирхгофа:

$$I_{k2} = I_0 - I_{6n} \approx I_0, \quad (1)$$

$$I_{33} = I_0, \quad (2)$$

$$I_{34} = I_0 + I_{6n} \approx I_0, \quad (3)$$

$$I_{31} = 2I_0. \quad (4)$$

где I_{6n} – ток базы p-n-p транзисторов VT2, VT3, VT4 при токе эмиттера, равном некоторому заданному значению I_0 , например, 200 мкА.

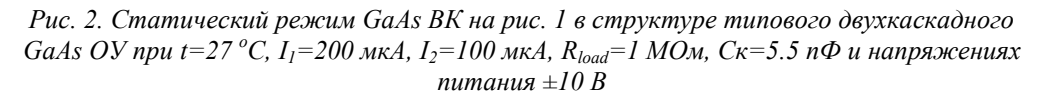
При положительном приращении входного напряжения на базе VT1 относительно шины питания Vcc через эмиттерно-базовый p-n переход VT3 увеличивается ток $i_n^{(+)}$ в нагрузке R_n . Это приводит к увеличению тока эмиттера (коллектора) VT2 и запирающему транзистора VT4. При этом максимальный выходной ток $I_{n,max}^{(+)}$ будет определяться транзистором VT1 и свойствами источника сигнала:

$$I_{n,max}^{(+)} \approx \beta_1 I_{6,max,1}, \quad (5)$$

где β_1 – коэффициент усиления по току базы VT1; $I_{6,max,1}$ – максимальный ток базы VT1, который определяется свойствами предыдущего каскада усиления.

$$I_{\text{h.max}}^{(-)} \approx \beta_4 I_1 = \beta_4 I_0, \quad (6)$$

На рис. 2 показана схема для моделирования ВК на рис. 1, включённого в структуре GaAs ОУ в среде LTspice.



9	$U_{\text{вых}} \text{ при } U_{\text{вх}} = -8.7 \text{ В}$	Номинал R_{load}
7		



217

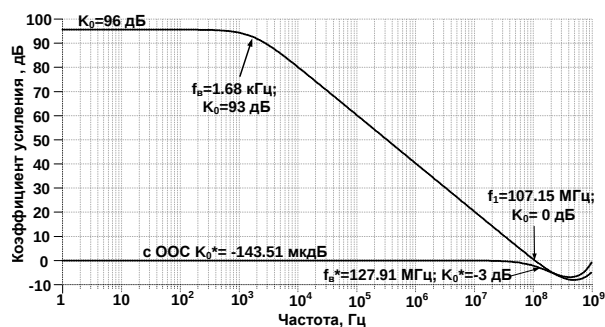


Рис. 4. ЛАЧХ GaAs ОУ на рис. 2 при $t=27^\circ\text{C}$

Компьютерное моделирование схемы GaAs ВК (рис. 2), включенного в состав GaAs ОУ (рис. 3, 4) показывает, что предлагаемая схема [14] обеспечивает двуполярное изменение тока в нагрузке при относительно небольших сопротивлениях $R_H \geq 2 \text{ кОм}$.

2. Двухканальный GaAs выходной каскад с высоким входным сопротивлением. Схема ВК на рис. 5 [14] содержит два канала передачи входного напряжения в нагрузку R_H . Для уменьшения входных токов и повышения входного сопротивления в схеме используются GaAs полевые транзисторы VT1 и VT2 с управляющим p-n-переходом.

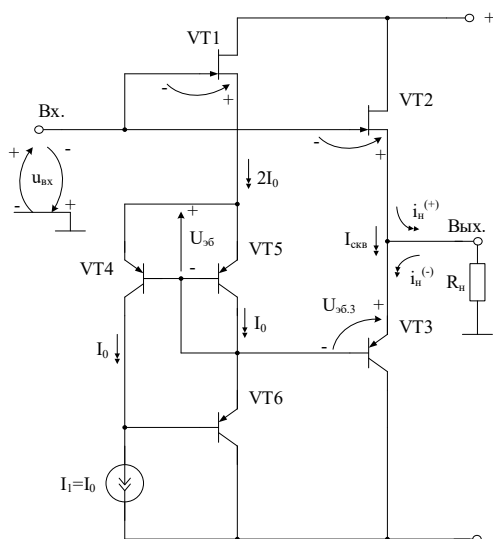


Рис. 5. GaAs выходной каскад с повышенным входным сопротивлением [14]

Статический режим двухтактного ВК на рис. 5 определяется двухполюсником I_1 , который может быть реализован на JFET транзисторе. При этом в схеме выполняются следующие токовые уравнения Кирхгофа:

$$I_{K4} = I_0 - I_{66} \approx I_0, \quad (7)$$

$$I_{35} = I_0, \quad (8)$$

$$I_{33} = I_{i2}, \quad (9)$$

$$I_{i1} = 2I_0 = I_{c1}, \quad (10)$$

$$I_{i2} = I_{33}. \quad (11)$$

где $I_{i1}=I_{c1}$, $I_{i2}=I_{c2}$ – ток истока и ток стока входных полевых транзисторов VT1 и VT2, I_{6n} – ток базы транзисторов VT3, VT4 и VT5 при токе эмиттера, равном заданному значению I_0 .

При положительном приращении напряжения на входе БУ на рис. 5 увеличивается ток нагрузки двухполусника R_n через сток полевого транзистора VT2. Как следствие, максимальный положительный ток в нагрузке $I_{n.max}^{(+)}$ будет зависеть от ширины каналов полевого транзистора VT2 и рассчитывается по формуле:

$$I_{n.max}^{(+)} = I_{c2.max}, \quad (12)$$

где $I_{c2.max}$ – максимальный ток стока полевого транзистора VT2.

При отрицательном приращении входного напряжения БУ на рис. 5 ток в нагрузке R_n будет определяться по формуле, представленной ниже:

$$I_{n.max}^{(-)} = \beta_3 \beta_6 I_0, \quad (13)$$

где β_3, β_6 – коэффициенты усиления по току базы транзисторов VT3 и VT6, I_0 – статический ток токостабилизирующего двухполусника I_1 .

На рис. 6 показан статический режим ВК рис. 5 в среде LTspice при $I_1=100$ мкА, напряжениях питания ± 10 В и высокоомной нагрузке ($R_{load}=1$ МОм).

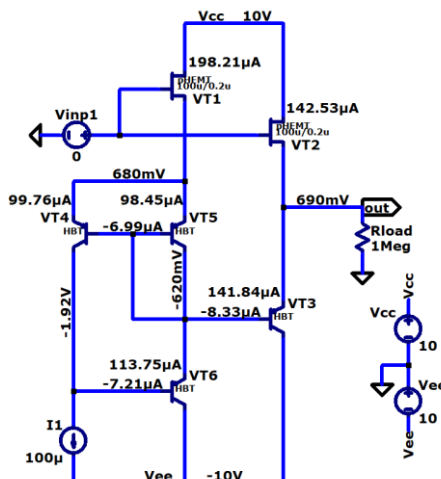


Рис. 6. Схема для моделирования GaAs ВК на рис. 5 в среде LTspice при $t=27^\circ C$

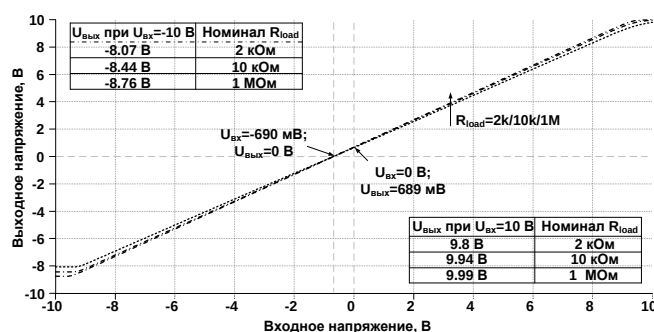


Рис. 7. Амплитудная характеристика GaAs ВК на рис. 6 в среде LTspice при $t=27^\circ C$

Амплитудная характеристика, представленная на рис. 7, показывает, что рассматриваемый ВК обеспечивает выходные напряжения с максимальной амплитудой от -8 В до +9,8 В при $R_{load}=2$ кОм. Для более низкоомных сопротивлений нагрузки необходимо увеличивать ширину канала применяемых полевых транзисторов или использовать параллельное включение нескольких JFET.

3. GaAs выходной каскад на основе JFET-BJT составного транзистора. Выходной каскад на рис. 8 [15] содержит биполярные транзисторы VT3, VT4, а также два полевых транзистора VT1, VT2.

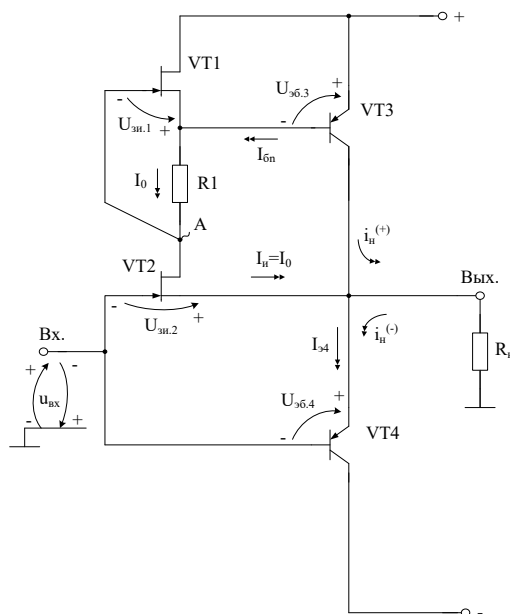


Рис. 8. GaAs выходной каскад на основе JFET-BJT составного транзистора [15]

Особенность схемы ВК на рис. 8 состоит в том, что благодаря отрицательной обратной связи по цепи «выход устройства – исток полевого транзистора VT2 – сток полевого транзистора VT2 – затвор полевого транзистора VT1 – база биполярного транзистора VT3 – коллектор биполярного транзистора VT3» здесь устанавливается ток стока VT2, который определяется сопротивлением резистора нагрузки R_n :

$$I_{c2} = I_0 = \frac{U_{зи.1}}{R_1}, \quad (14)$$

где $U_{зи.1}$ – напряжение затвор-исток транзистора VT1 при токе истока, равном заданному значению I_0 .

При высокоомной нагрузке R_n ток эмиттера VT4 имеет две составляющие):

$$I_{э4} = I_{и2} + I_{к3}, \quad (15)$$

где $I_{к3}$ – ток коллектора VT3, $I_{и2}=I_0$ – ток истока VT2.

За счет рационального выбора ширины канала транзистора VT2 и геометрических параметров GaAs биполярного транзистора VT4 можно обеспечить малые (микроамперные) значения тока коллектора $I_{к3}$. В этом случае статический ток потребления схемы на рис. 8 будет определяться сопротивлением R_1 и может измеряться десятками микроампер (рис. 9).

Максимальные значения $I_{н.маx}^{(+)}$ и $I_{н.маx}^{(-)}$ определяются по формулам (16) и (17) соответственно:

$$I_{н.маx}^{(+)} = I_{R1}\beta_3, \quad (16)$$

$$I_{н.маx}^{(-)} = \beta_4 I_{маx.ис.с.}, \quad (17)$$

где I_{R1} – ток в согласующем резисторе R_1 , β_3 , β_4 – коэффициенты усиления по току базы транзисторов VT3 и VT4, $I_{маx.ис.с.}$ – максимальный ток базы VT4, который задается источником входного сигнала.

Статический режим схемы ВК на рис.8 представлен в [15] при параметрах $t=27^\circ\text{C}$, $+V_{cc}=-V_{ee}=10\text{ В}$, $R_1=10\text{ кОм}$, $R_{load}=1\text{ МОм}$.

На рис. 9 приведена амплитудная характеристика GaAs ВК на рис. 8 при разных сопротивлениях нагрузки $R_{load}=2\text{ кОм}/10\text{ кОм}/1\text{ МОм}$.

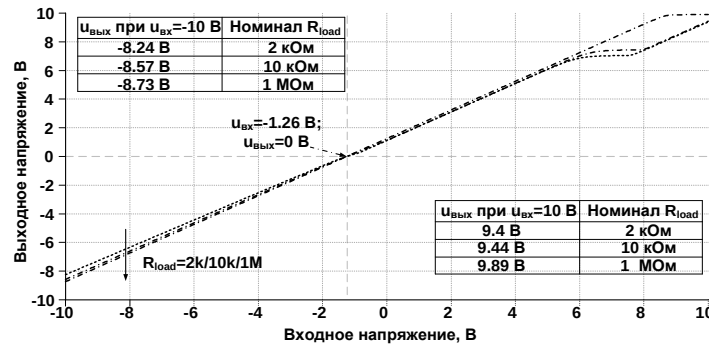


Рис. 9. Амплитудная характеристика GaAs ВК на рис. 8 при $R_1=10\text{ кОм}$ при $t=27^\circ\text{C}$, $R_1=10\text{ кОм}$, $R_{load}=2\text{ кОм}/10\text{ кОм}/1\text{ МОм}$ и JFET транзисторах с шириной и длиной канала $100\mu/0.2\mu$

Биполярный транзистор VT3 в ВК на рис. 8 может быть реализован по схеме составного транзистора Дарлингтона. Такое включение позволяет увеличить значения максимально возможного положительного тока в $R_{н.}$. Дополнительным способом увеличения предельных значений $I_{н.макс}^{(+)}$ является уменьшение сопротивления резистора R_1 , что положительно влияет на амплитудную характеристику, представленную на рис. 10.

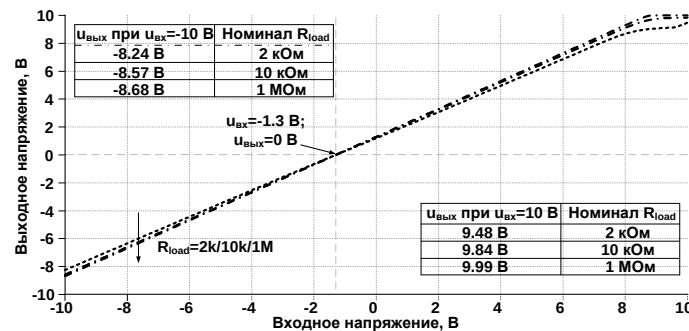


Рис. 10. Амплитудная характеристика GaAs ВК на рис. 8 при $R_1=100\text{ Ом}$

Логарифмическая амплитудно-частотная характеристика (ЛАЧХ) GaAs ВК на рис. 8 в [15] показывает, что коэффициент передачи по напряжению схемы незначительно отличается от единицы в диапазоне частот до единиц-десятков гигагерц.

Результаты компьютерного моделирования подтверждают то, что рассматриваемая схема ВК [15] обеспечивает двуполярное изменение тока в нагрузке при относительно малых статических токах ее активных элементов и характеризуется коэффициентом передачи по напряжению, близким к единице в широком диапазоне частот. При этом величина сопротивления R_1 влияет на максимальные значения выходного напряжения ВК при положительных и отрицательных входных напряжениях.

4. GaAs выходной каскад с нелинейной коррекцией I-класса. В основу структуры предлагаемого на рис. 11 GaAs выходного каскада [16] положены идеи нелинейной коррекции [17,18].

При увеличении отрицательного напряжения на входе ВК (рис. 11) подзапирается входной полевой транзистор VT1. Это приводит к увеличению напряжения на стоке VT1 и затворе VT2, а также к увеличению эмиттерного тока биполярного транзистора VT4.

Как следствие, это вызывает увеличение напряжения на затворе выходного полевого транзистора VT3, который «открывается» и создает ток $i_n^{(-)}$ в нагрузке R_n . В связи с высоким входным сопротивлением по цепи затвора VT3 ток источника опорного тока I_1 может измеряться десятками микроампер.

Если на вход ВК подается положительное напряжение, то это вызывает увеличение тока истока и тока стока транзистора VT1, а также создает ток положительного направления $i_n^{(+)}$ в нагрузке R_n . При этом напряжение на стоке VT1 уменьшается, что вызывает запирающие VT4 и диода VD2 в режим прямого смещения. При этом $I_{n.max}^{(+)}$ и $I_{n.max}^{(-)}$ определяются по формулам (18) и (19) соответственно:

$$I_{n.max}^{(+)} = I_{c1.max}, \quad (18)$$

$$I_{n.max}^{(-)} = \frac{1}{S_3} + r_{VD1}, \quad (19)$$

где $I_{c1.max}$ – максимальный ток стока полевого транзистора VT1, S_3 – крутизна стокзатворной характеристики VT3, r_{VD1} – суммарное сопротивление последовательно включенных диодов VD1.

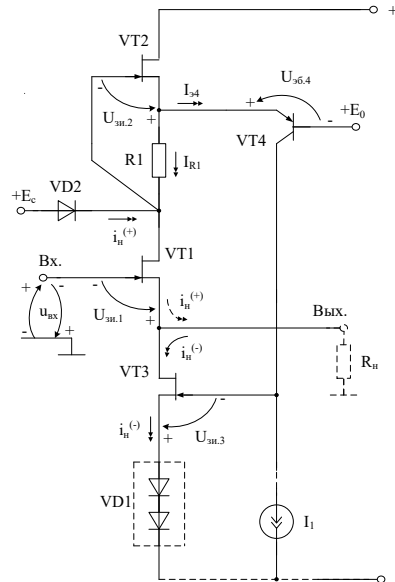


Рис. 11. GaAs с нелинейной коррекцией I-класса [16]

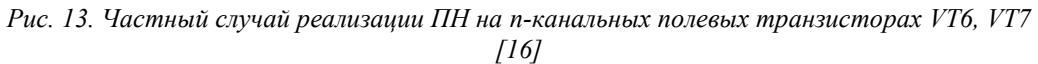
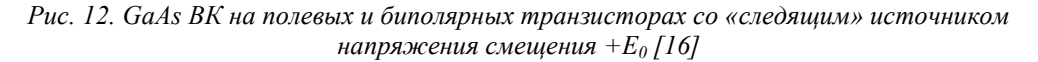
Особенность схемы ВК на рис. 12 [16] состоит в том, что здесь источник напряжения смещения $+E_0$ «следит» за уровнем напряжения на выходе ВК. При этом ток положительного направления $i_n^{(+)}$ в нагрузке R_n и ток через p-n переход VD2 замыкаются на низкоомный выход повторителя напряжения (ПН).

Значения $I_{n.max}^{(+)}$ и $I_{n.max}^{(-)}$ ВК на рис. 12 определяются по формулам (20) и (21):

$$I_{n.max}^{(+)} \approx I_{c1.max}, \quad (20)$$

$$I_{n.max}^{(-)} = \frac{u_3}{\frac{1}{S_3} + r_{VD1}} \leq I_{c.maxVT3}, \quad (21)$$

где $I_{c1.max}$ – максимальный ток стока полевого транзистора VT1; u_3 – напряжение между узлом Σ_1 и отрицательной шиной питания, который определяется как: $u_3 = R_i \Delta I$ при $\Delta I = I_0$, где I_0 – ток, задающийся транзистором VT2, S_3 – крутизна стокзатворной характеристики VT3; r_{VD1} – суммарное сопротивление диодов VD1; $I_{c.maxVT3}$ – максимальный ток стока полевого транзистора VT3.


$$I_{H,\max}^{(+)} \approx I_{c1,\max} \approx I_{c6,\max}, \quad (22)$$

$$I_{H,max}^{(-)} = \frac{u_3}{\frac{1}{S_2} + r_{VD1}} \leq I_{C,max} VT_3, \quad (23)$$

$$R_1 = R_2 + \frac{1}{S_4} \mu_{VT4}^{-1}, \quad (24)$$

где R_2 – значение сопротивления резистора R_2 , S_4 – крутизна стокзатворной характеристики VT_4 , μ_{VT4}^{-1} – коэффициент внутренней обратной связи транзистора VT_4 в схеме с общим затвором.

Статический режим схемы GaAs БК на рис. 13 представлен в [16] при параметрах $t=27^\circ\text{C}$, $+V_{cc}=-V_{ee}=10\text{ В}$, $R_{load}=1\text{ МОм}$, $R_1=R_2=11\text{ кОм}$, $R_3=R_4=200\text{ кОм}$, $V_1=1.8\text{ В}$.

Амплитудная характеристика БК на рис. 13 в среде LTspice, представленная на рис. 14, показывает, что рассматриваемая схема при двуполярном питании обеспечивает выходные напряжения с максимальной амплитудой 8,2-9,9 В. Для более низкоомных сопротивлений нагрузки необходимо увеличивать ширину канала применяемых полевых транзисторов VT_1 , VT_2 или использовать параллельное включение нескольких активных JFET.

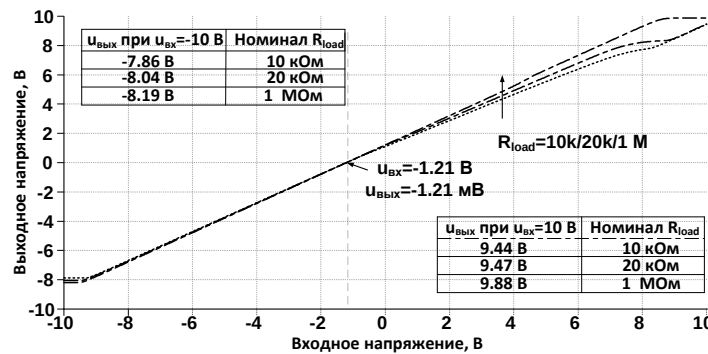


Рис. 14. Амплитудная характеристика GaAs БК на рис. 13 в среде LTspice при $t=27^\circ\text{C}$, $V_1=1.8\text{ В}$ и разных сопротивлениях нагрузки $R_{load}=10\text{ кОм}/20\text{ кОм}/1\text{ МОм}$

Компьютерное моделирование на рис. 14 показывает, что предлагаемый БК, схемотехника которого адаптирована на применение в диапазоне низких температур и воздействия проникающей радиации [3,4], имеет существенные достоинства в сравнении с известными вариантами построения БК при их реализации в рамках рассматриваемого GaAs технологического процесса.

5. Двухтактный GaAs выходной каскад с параллельным включением управляющих р-п переходов полевого и биполярного транзисторов. Особенность схемы на рис. 15 [19] состоит в установлении начального статического тока полевого транзистора VT_1 с помощью различных модификаций токостабилизирующих двухполюсников I_0 [19]. В схеме на рис. 15 этот токостабилизирующий двухполюсник реализован на транзисторе VT_3 .

Статический режим БК на рис. 15 [19] определяется вольт-амперными характеристиками входного полевого транзистора VT_1 и биполярного р-п-р транзистора VT_2 , имеющих различную физическую природу и разные принципы действия, а также GaAs полевого транзистора VT_3 , формирующего заданный статический ток I_0 . Причем от свойств этого источника опорного тока I_0 , который имеет несколько вариантов построения [19], зависят свойства БК в диапазоне температур и радиационных воздействий [3, 4], а также чувствительность схемы к нестабильности напряжений питания. Значения $I_{н.мах}^{(+)}$ и $I_{н.мах}^{(-)}$ БК на рис. 15 определяются по формулам (25) и (26):

$$I_{н.мах}^{(+)} = I_{c1.мах}, \quad (25)$$

$$I_{н.мах}^{(-)} = \beta_2 I_{мах.ис.с.}, \quad (26)$$

где $I_{c1.мах}$ – максимальный ток стока полевого транзистора VT_1 , β_2 – коэффициент усиления по току базы биполярного транзистора VT_2 , $I_{мах.ис.с.}$ – максимальный ток базы VT_2 , который задается источником входного напряжения.

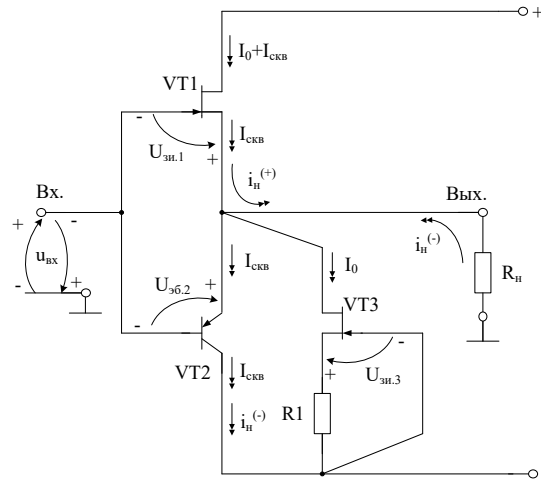


Рис. 15. Схема GaAs БК с параллельным включением управляющих p-n переходов JFET и BJT

Экспериментальные исследования GaAs полевых и биполярных транзисторов показывают, что для получения высокой стабильности сквозного тока БК ($I_{скв}^*$) необходимо иметь вполне определенную температурную или радиационную зависимость тока I_0 , которая определяется соответствующим выбором рабочей точки на вольт-амперных характеристиках полевого транзистора с n-каналом VT3. Так, применение каскодной структуры на VT3.1 и VT3.2 (рис. 16) вместо одиночного VT3 уменьшает паразитную емкость в цепи нагрузки БК, что обусловлено эффектом собственной компенсации емкости затворосток полевого транзистора VT3.2. Значения $I_{н.мах}^{(+)}$ и $I_{н.мах}^{(-)}$ БК на рис. 16 также определяются по формулам (25) и (26):

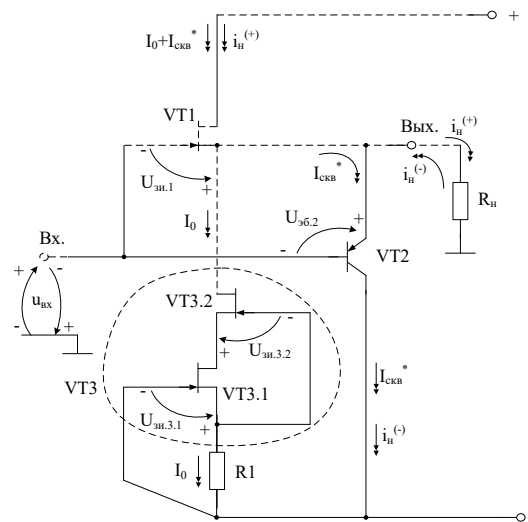


Рис. 16. GaAs БК с каскодным включением полевого транзистора VT3 [19]

Реализация составного split-length транзистора на основе входного VT3.3 и выходного VT3.4 GaAs полевых транзисторов с n-каналом представлена на рис. 17 [19]. В данной модификации можно управлять температурной и радиационной зависимостью статического тока I_0 за счет выбора сопротивления резистора R2.

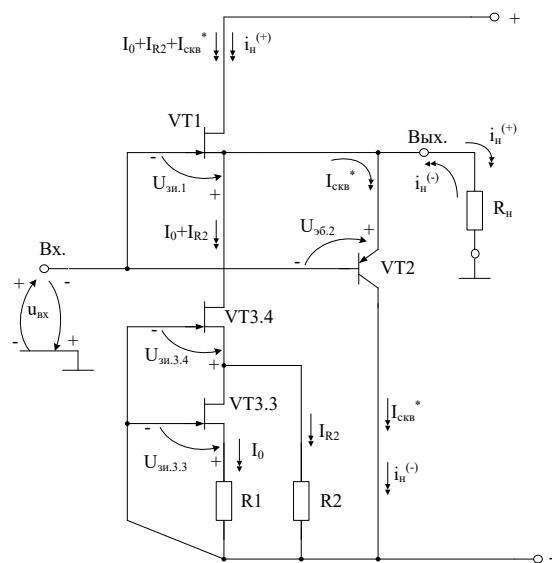


Рис. 17. Модификация GaAs БК со split-length составным транзистором VT3.3 и VT3.4 [19]

Особенность схемы БК на рис. 18 [19] состоит в том, что за счет применения на входе транзистора VT1 (VT1.1 и VT1.2) в касковом включении, а также составного транзистора Дарлингтона VT2 (VT2.1 и VT2.2), уменьшается влияние нестабильности напряжения питания на характеристики БК.

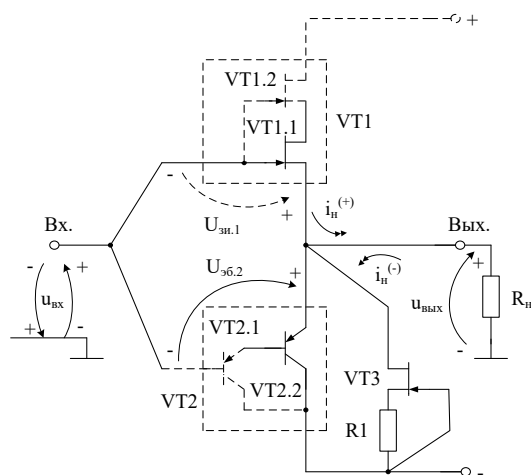


Рис. 18. Предлагаемый GaAs БК с split-length составным транзистором VT1 и составным транзистором Дарлингтона (VT2.1, VT2.2) [19]

Если на вход схемы рис. 18 подается положительное напряжение, то это вызывает увеличение тока истока и тока стока VT1, а также создает ток положительного направления $i_n^{(+)}$ в нагрузке R_n .

При увеличении отрицательного напряжения на входе БК подзапирается входной полевой транзистор VT3, а отрицательное приращение тока в нагрузке создается биполярным p-n-p транзистором VT2. Для рассматриваемой схемы БК на рис. 18 значения $I_{n,max}^{(+)}$ и $I_{n,max}^{(-)}$ определяются формулами (25) и (26).

Статический режим схемы GaAs ВК на рис. 15 представлен в [19] при параметрах $t=27^\circ\text{C}$, $+V_{cc}=-V_{ee}=10\text{ В}$, $R_{load}=1\text{ МОм}$, $R_1=64.5\text{ кОм}$.

Амплитудная характеристика ВК на рис. 15, представленная на рис. 19, показывает, что рассматриваемая схема при двуполярном питании $\pm 10\text{ В}$ обеспечивает выходные напряжения с максимальной амплитудой 8,2-9,0 В при $R_{load} \geq 2\text{ кОм}$. Для более низкоомных сопротивлений нагрузки R_{load} необходимо увеличивать ширину канала применяемых полевых транзисторов или использовать параллельное включение нескольких JFET, ВJT.

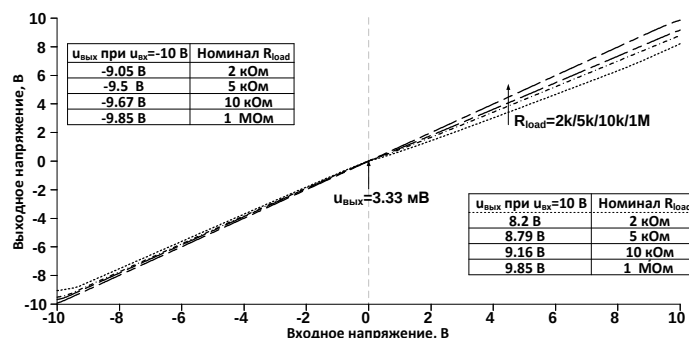


Рис. 19. Амплитудная характеристика GaAs ВК на рис. 15 в среде LTspice $R_{load}=2\text{ кОм}/5\text{ кОм}/10\text{ кОм}/1\text{ МОм}$, $V_1=-1.24\text{ В}$, $R_1=64.5\text{ кОм}$

Из графика амплитудно-частотной характеристики изображенной в [19] следует, что коэффициент передачи по напряжению GaAs ВК на рис. 15 незначительно отличается от единицы в диапазоне частот от единицы до 1 ГГц.

Компьютерное моделирование на рис. 19 демонстрирует, что предлагаемый ВК [19], схемотехника которого адаптирована на применение в диапазоне низких температур и воздействия проникающей радиации [3, 4], имеет существенные достоинства в сравнении с известными вариантами построения ВК при их реализации в рамках рассматриваемого арсенид-галлиевого технологического процесса, обеспечивающего создание только полевых транзисторов с управляющим p-n переходом и биполярных p-n-p транзисторов.

6. Выходной каскад с входным GaAs биполярным транзистором. В схеме GaAs ВК на рис. 20 [20] обеспечивается контроль за режимом отсечки выходного биполярного транзистора VT1, что позволяет за счет управления по цепи базы транзистором VT2 обеспечить положительный ток в нагрузке R_n .

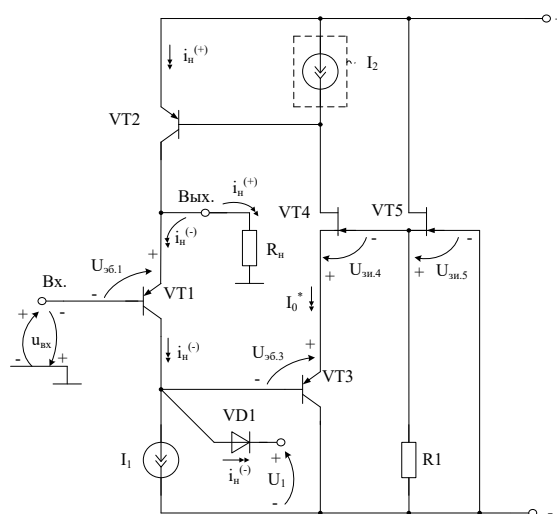


Рис. 20. GaAs ВК с входным биполярным транзистором VT1 [20]

За счет отрицательной обратной связи по цепи «биполярный транзистор VT3 – полевой транзистор VT4 – выходной биполярный транзистор VT2» статический ток эмиттера транзистора VT1 определяется током токастабилизирующего двухполюсника I_1 и устанавливается на заданном уровне $I_0 = I_1$.

Если на вход подается положительное напряжение относительно общей шины, то это вызывает увеличение тока эмиттера выходного р-п-р транзистора VT2 и формирование положительного тока $i_n^{(+)}$ в нагрузке R_n . Максимальное значение тока $I_{n.\max}^{(+)}$ зависит от β транзистора VT2, который может выполняться как составной транзистор Дарлингтона (рис. 21).

Когда на базу входного транзистора VT1 подается отрицательное напряжение $u_{вх}^{(-)}$, то этот транзистор формирует отрицательное приращение $i_n^{(-)}$ в нагрузке R_n . В этом режиме VT2 запирается и не влияет на работу схемы. Увеличение тока коллектора транзистора VT1 на величину $i_n^{(-)}$ приводит к отпираанию р-п перехода VD1 и, как следствие, большие значения тока $i_n^{(-)} \geq I_0 = I_1$ будут «закорачиваться» на вспомогательный источник напряжения U_1 . Это предотвращает насыщение входного транзистора VT1.

Значения $I_{n.\max}^{(+)}$ и $I_{n.\max}^{(-)}$ ВК на рис. 20 определяются по формулам (27) и (28):

$$I_{n.\max}^{(+)} = \beta_2, \quad (27)$$

$$I_{n.\max}^{(-)} = \beta_1 I_{\max.\text{ис.с.}}, \quad (28)$$

где β_1, β_2 – коэффициенты усиления по току базы биполярных транзисторов VT1 и VT2, $I_{\max.\text{ис.с.}}$ – максимальный ток базы VT1, который определяется источником входного напряжения.

Для получения повышенных значений $I_{n.\max}^{(-)}$ в качестве входного р-п-р транзистора VT1 может применяться составной транзистор по схеме Дарлингтона (рис. 21).

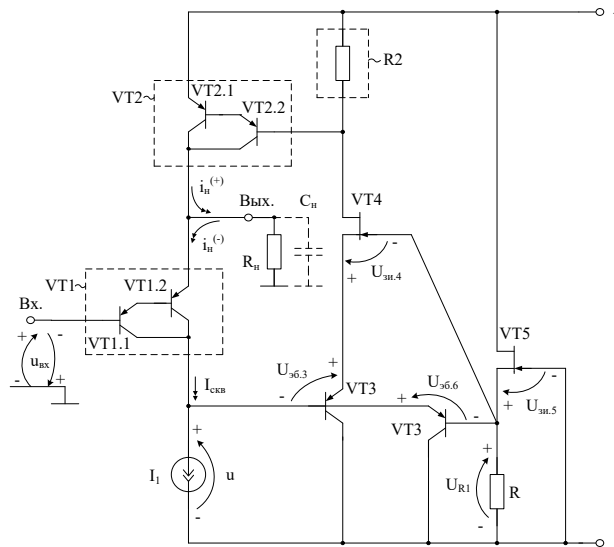


Рис. 21. Модификация предлагаемой схемы GaAs ВК с составными транзисторами VT1, VT2 [20]

Значения $I_{n.\max}^{(+)}$ и $I_{n.\max}^{(-)}$ ВК на рис. 21 также определяются по формулам (29) и (30):

$$I_{n.\max}^{(+)} \approx I_1 \beta_3 \beta_2, \quad (29)$$

$$I_{n.\max}^{(-)} \approx \beta_1 I_{\max.\text{ис.с.}}, \quad (30)$$

где $\beta_1, \beta_2, \beta_3$ – коэффициенты усиления по току баз транзисторов VT1 ÷ VT3; $I_{\max.\text{ис.с.}}$ – максимальный ток базы VT1, который задается входным источником сигнала.

Амплитудная характеристика ВК на рис. 20, представленная на графиках рис. 22, показывает, что рассматриваемая схема при двуполярном питании $\pm 10\text{В}$ и разных R_H обеспечивает выходные напряжения с максимальной амплитудой от $-8,69\text{ В}$ до $+9,66\text{ В}$.

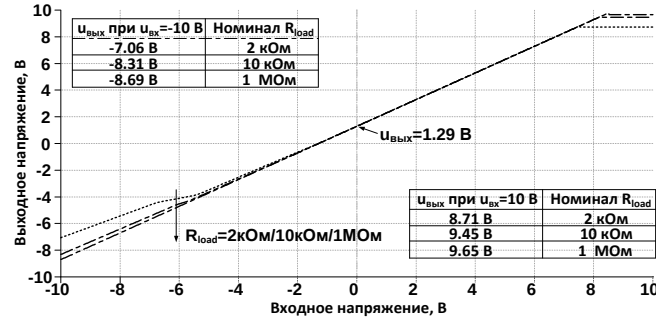


Рис. 22. Амплитудная характеристика GaAs ВК на рис. 20 в среде LTspice при $t=27^\circ\text{C}$, $R_H = 2\text{ кОм}/10\text{ кОм}/1\text{ МОм}$, $I_1 = I_2 = 100\text{ мкА}$, $R_1 = 10\text{ кОм}$, $V_1 = 4\text{ В}$

На рис. 23 приведена ЛАЧХ GaAs ВК на рис. 20 в среде LTspice при $t=27^\circ\text{C}$, $R_H = 5\text{ кОм}/1\text{ МОм}$, $I_1 = I_2 = 100\text{ мкА}$, $R_1 = 10\text{ кОм}$, $R_2 = 1\text{ ГОм}$, $V_1 = 4\text{ В}$. Коэффициент передачи по напряжению предлагаемой схемы ВК на рис. 20 незначительно отличается от единицы в диапазоне частот до 1 ГГц .

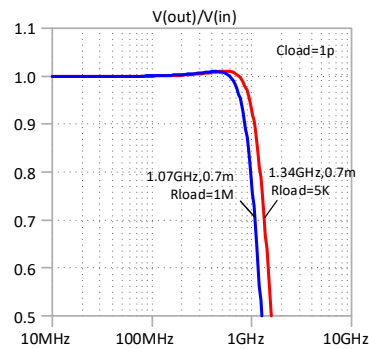


Рис. 23. ЛАЧХ GaAs ВК на рис. 20

Статический режим схемы GaAs ВК на рис. 20 представлен в [20] при $t=27^\circ\text{C}$, $+V_{\text{сс}} = -V_{\text{сс}} = 10\text{ В}$, $R_H = 1\text{ МОм}$, $I_1 = 100\text{ мкА}$, $R_1 = 14\text{ кОм}$, $R_2 = 10\text{ кОм}$.

Амплитудная характеристика ВК на рис. 21, представленная на рис. 24, показывает, что рассматриваемая схема при двуполярном питании $\pm 10\text{В}$ и разных $R_H \geq 2\text{ кОм}$ обеспечивает выходные напряжения с максимальной амплитудой от $-8,69\text{ В}$ до $+9,66\text{ В}$.

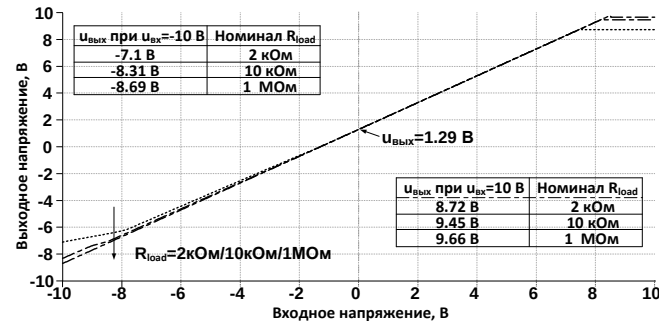


Рис. 24. Амплитудная характеристика GaAs выходного каскада на рис. 21 в среде LTspice при $t=27^\circ\text{C}$, $R_H = 2\text{ кОм}/10\text{ кОм}/1\text{ МОм}$, $I_1 = 100\text{ мкА}$, $R_1 = 14\text{ кОм}$, $R_2 = 10\text{ кОм}$

На рис. 25 приведена ЛАЧХ GaAs ВК на рис. 21 в среде LTspice при $t = 27^\circ\text{C}$, $R_{\text{н}} = 5 \text{ кОм}/1 \text{ МОм}$, $I_1 = 100 \text{ мкА}$, $R_1 = 14 \text{ кОм}$, $R_2 = 10 \text{ кОм}$. Коэффициент передачи по напряжению схемы на рис. 25 также незначительно отличается от единицы в диапазоне частот до 1 ГГц.

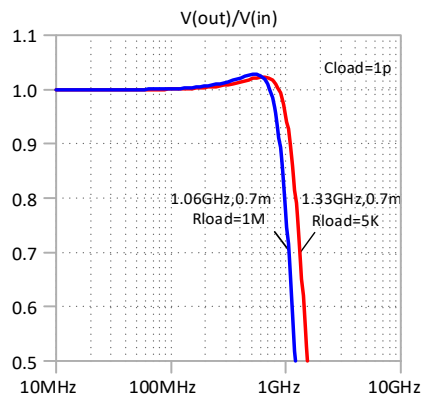


Рис. 25. Амплитудно-частотная характеристика GaAs выходного каскада на рис. 21 в среде LTspice

Закключение. Рассмотрено семейство GaAs выходных каскадов, предназначенных для использования в структуре маломощных GaAs операционных усилителей нового поколения, а также в различных аналоговых микросхемах, ориентированных на изготовление по совмещенным GaAs технологическим процессам, допускающим формирование на одном кристалле полевых транзисторов с n-каналом и биполярных p-n-p транзисторов. Результаты компьютерного моделирования показывают, что максимальные выходные напряжения предлагаемых схем ВК, которые защищены как объект интеллектуальной собственности 5 патентами России, отличаются от напряжений на соответствующих шинах питания на 10-20%.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Xiao Y. *et al.*, Review of High-Temperature Power Electronics Converters // IEEE Transactions on Power Electronics. – 2022. – Vol. 37, No. 12. – P. 14831-14849. – DOI: 10.1109/TPEL.2022.3148192.
2. Dreike P.L. *et al.* An overview of high-temperature electronic device technologies and potential applications // IEEE Transactions on Components, Packaging, and Manufacturing Technology: Part A. – 1994. – Vol. 17, No. 4. – P. 594-609. – DOI: 10.1109/95.335047.
3. Würl J., Janke B., Nebauer E., Thierbach S. and Wolter P., High Temperature MESFET Based Integrated Circuits Operating up to 300°C // IEDM. – P. 96-219.
4. Song Y., Kim M.E., Oki A.K., Hafizi M.E., Camou J.B. and Kobayashi K.W. Radiation hardness characteristics of GaAs/AlGaAs heterojunction bipolar transistors // 11th Annual Gallium Arsenide Integrated Circuit (GaAs IC). – 1989. – P. 155-158. – DOI: 10.1109/GAAS.1989.69316.
5. Beasom J.D., Patterson R.B. Process Characteristics and Design Methods for a 300°C Quad Operational Amplifier // IEEE Transactions on Industrial Electronics. – 1982. – Vol. 2. – P. 112-117. – DOI: 10.1109/TIE.1982.356646.
6. Doerbeck F.H., Duncan W.M., Mclevige W.V. and Yuan H.T. Fabrication and High-Temperature Characteristics of Ion-Implanted GaAs Bipolar Transistors and Ring-Oscillators // IEEE Transactions on Industrial Electronics. – 1982. – Vol. 2. – P. 136-139. – DOI: 10.1109/TIE.1982.356650.
7. Fresina M. Trends in GaAs HBTs for wireless and RF // IEEE Bipolar/BiCMOS Circuits and Technology Meeting. – 2011. – P. 150-153. – DOI: 10.1109/BCTM.2011.6082769.
8. Zampardi P.J., Sun M., Cismaru C., Li J. Prospects for a BiCFET III-V HBT Process // IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS). – 2012. – P. 1-3. – DOI: 10.1109/CSICS.2012.6340116.
9. Liu W., Hill D., Costa D., Harris J.S. High-performance microwave AlGaAs-InGaAs Pnp HBT with high-DC current gain // IEEE Microwave and Guided Wave Letters. – 1992. – Vol. 2, No. 8. – P. 331-333. – DOI: 10.1109/75.153604.

10. Peatman W. et al. InGaP-Plus™: advanced GaAs BiFET technology and applications // CS MANTECH Conference. – 2007. – P. 243-246.
11. Дворников О.В., Павлючик А.А., Прокопенко Н.Н., Чеховский В.А и др. Унифицированные схемотехнические решения аналоговых арсенид-галлиевых микросхем // Известия вузов. Электроника. – 2022. – Т. 27, № 4. – С. 475-488. – DOI: <https://doi.org/10.24151/1561-5405-2022-27-4-475-488>.
12. Carter B., Mancini R. Op Amps for Everyone. – 2017. – ISBN: 9780128116470.
13. Эннс В.И., Кобзев Ю.М. Проектирование аналоговых КМОП-микросхем: краткий справочник разработчика. – 2015. – 2-е изд. – С. 445-446.
14. Прокопенко Н.Н., Жук А.А., Бугакова А.В. Арсенид-галлиевый буферный усилитель, № RU 2784046 от 2022.
15. Прокопенко Н.Н., Жук А.А., Титов А.Е. Неинвертирующий выходной каскад арсенид-галлиевого операционного усилителя, № RU 2784049 от 2022.
16. Савченко Е.М., Прокопенко Н.Н., Жук А.А., Пронин А.А. и др. Арсенид-галлиевый буферный усилитель на полевых и биполярных р-п-р транзисторах, № RU 2788498 от 2023.
17. Прокопенко Н.Н. Нелинейная активная коррекция в прецизионных аналоговых микросхемах: монография. – Ростов-на-Дону, 2000. – 223 с.
18. Прокопенко Н.Н., Никуличев Н.Н. Нелинейная коррекция на основе управляемых коммутаторов тока и напряжения в аналоговых микросхемах: монография. – Шахты, 2006. – 115 с.
19. Прокопенко Н.Н., Жук А.А., Кунц А.В., Гавлицкий А.И. Арсенид-галлиевый буферный усилитель на основе п-канальных полевых и р-п-р биполярных транзисторов, № RU 2784376 от 2022.
20. Прокопенко Н.Н., Чумаков В.Е., Кунц А.В., Жук А.А. Арсенид-галлиевый выходной каскад быстродействующего операционного усилителя, № RU 2773912 от 2022.

REFERENCES

1. Xiao Y. et al., Review of High-Temperature Power Electronics Converters, *IEEE Transactions on Power Electronics*, 2022, Vol. 37, No. 12, pp. 14831-14849. DOI: 10.1109/TPEL.2022.3148192.
2. Dreike P.L. et al. An overview of high-temperature electronic device technologies and potential applications, *IEEE Transactions on Components, Packaging, and Manufacturing Technology: Part A*, 1994, Vol. 17, No. 4, pp. 594-609. DOI: 10.1109/95.335047.
3. Wiirfl J., Janke B., Nebauer E., Thierbach S. and Wolter P., High Temperature MESFET Based Integrated Circuits Operating up to 300°C, *IEDM*, pp. 96-219.
4. Song Y., Kim M.E., Oki A.K., Hafizi M.E., Camou J.B. and Kobayashi K.W. Radiation hardness characteristics of GaAs/AlGaAs heterojunction bipolar transistors, *11th Annual Gallium Arsenide Integrated Circuit (GaAs IC)*, 1989, pp. 155-158. DOI: 10.1109/GAAS.1989.69316.
5. Beasom J.D., Patterson R.B. Process Characteristics and Design Methods for a 300°C Quad Operational Amplifier, *IEEE Transactions on Industrial Electronics*, 1982, Vol. 2, pp. 112-117. DOI: 10.1109/TIE.1982.356646.
6. Doerbeck F.H., Duncan W.M., Mclevige W.V. and Yuan H.T. Fabrication and High-Temperature Characteristics of Ion-Implanted GaAs Bipolar Transistors and Ring-Oscillators, *IEEE Transactions on Industrial Electronics*, 1982, Vol. 2, pp. 136-139. DOI: 10.1109/TIE.1982.356650.
7. Fresina M. Trends in GaAs HBTs for wireless and RF, *IEEE Bipolar/BiCMOS Circuits and Technology Meeting*, 2011, pp. 150-153. DOI: 10.1109/BCTM.2011.6082769.
8. Zampardi P.J., Sun M., Cismaru C., Li J. Prospects for a BiCFET III-V HBT Process, *IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS)*, 2012, pp. 1-3. DOI: 10.1109/CSICS.2012.6340116.
9. Liu W., Hill D., Costa D., Harris J.S. High-performance microwave AlGaAs-InGaAs Pnp HBT with high-DC current gain, *IEEE Microwave and Guided Wave Letters*, 1992, Vol. 2, No. 8, pp. 331-333. DOI: 10.1109/75.153604.
10. Peatman W. et al. InGaP-Plus™: advanced GaAs BiFET technology and applications, *CS MANTECH Conference*, 2007, pp. 243-246.
11. Dvornikov O.V., Pavlyuchik A.A., Prokopenko N.N., Chekhovskiy V.A i dr. Unifitsirovannye skhemotekhnicheskie resheniya analogovykh arsenid-gallievykh mikroskhem [Unified circuit design solutions for analog gallium arsenide microcircuits], *Izvestiya vuzov. Elektronika* [News of universities. Electronics], 2022, Vol. 27, No. 4, pp. 475-488. DOI: <https://doi.org/10.24151/1561-5405-2022-27-4-475-488>.
12. Carter B., Mancini R. Op Amps for Everyone 2017. ISBN: 9780128116470.
13. Enns V.I., Kobzev Yu.M. Proektirovanie analogovykh KMOP-mikroskhem: kratkiy spravochnik razrabotchika [Design of analog CMOS integrated circuits: a developer's quick reference], 2015. 2nd ed., pp. 445-446.

14. Prokopenko N.N., Zhuk A.A., Bugakova A.V. Arsenid-gallievyy bufernyy usilitel', № RU 2784046 ot 2022 [Gallium arsenide buffer amplifier, No. RU 2784046 dated 2022].
15. Prokopenko N.N., Zhuk A.A., Titov A.E. Neinvertiruyushchiy vykhodnoy kaskad arsenid-gallievogo operatsionnogo usilitelya, № RU 2784049 ot 2022 [Non-inverting output stage of a gallium arsenide operational amplifier, No. RU 2784049 of 2022].
16. Savchenko E.M., Prokopenko N.N., Zhuk A.A., Pronin A.A. i dr. Arsenid-gallievyy bufernyy usilitel' na polevykh i bipolarnykh p-n-p tranzistorakh, № RU 2788498 ot 2023 [Gallium arsenide buffer amplifier on field-effect and bipolar p-n-p transistors, No. RU 2788498 of 2023].
17. Prokopenko N.N. Nelineynaya aktivnaya korrektsiya v pretsizionnykh analogovykh mikroskhemakh: monografiya [Nonlinear active correction in precision analog microcircuits: monograph]. Rostov-on-Don, 2000, 223 p.
18. Prokopenko N.N., Nikulichev N.N. Nelineynaya korrektsiya na osnove upravlyaemykh kommutatorov toka i napryazheniya v analogovykh mikroskhemakh: monografiya [Nonlinear correction based on controlled current and voltage switches in analog microcircuits: monograph]. Shakhty, 2006, 115 p.
19. Prokopenko N.N., Zhuk A.A., Kunts A.V., Gavlitkiy A.I. Arsenid-gallievyy bufernyy usilitel' na osnove n-kanal'nykh polevykh i p-n-p bipolarnykh tranzistorov, № RU 2784376 ot 2022 [Gallium arsenide buffer amplifier based on n-channel field-effect and p-n-p bipolar transistors, No. RU 2784376 of 2022].
20. Prokopenko N.N., Chumakov V.E., Kunts A.V., Zhuk A.A. Arsenid-gallievyy vykhodnoy kaskad bystrodeystviyushchego operatsionnogo usilitelya, № RU 2773912 ot 2022 [Gallium arsenide output stage of a high-speed operational amplifier, No. RU 2773912 of 2022].

Статью рекомендовал к опубликованию д.т.н., профессор Б.Г. Коноплев.

Жук Алексей Андреевич – Донской государственный технический университет; e-mail: alexey.zhuk96@mail.ru; г. Ростов-на-Дону, Россия; тел.: +79185880301; младший научный сотрудник отдела «Управление научных исследований»; ассистент кафедры «Информационные системы и радиотехника».

Zhuk Alexey Andreevich – Don State Technical University; e-mail: alexey.zhuk96@mail.ru; Rostov-on-Don, Russia; phone: +79185880301; junior research Fellow of the “Office of Scientific Research”; assistant of the Department of Information Systems and Radio Engineering.

УДК 621.396.67

DOI 10.18522/2311-3103-2024-5-232-242

Р.Э. Косак

АНТЕННАЯ РЕШЕТКА КОМПАКТНЫХ ИЗЛУЧАТЕЛЕЙ ВИВАЛЬДИ С ЭЛЛИПТИЧЕСКИМИ ВЫРЕЗАМИ НА КРОМКЕ

Исследовано влияние эллиптических вырезов на кромке компактного излучателя Вивальди, рассчитанного в составе бесконечной фазированной антенной решетки (ФАР) и конечной антенной решетки (АР), на его характеристики излучения. Оценены коэффициент стоячей волны по напряжению (КСВН) и коэффициент усиления (КУ) излучателя. Для излучателя в составе бесконечной ФАР характеристики излучения получены в секторе углов $\pm 60^\circ$ в плоскостях Е и Н. Определено, что введение вырезов эллиптической формы размером 3×2 мм на кромке излучателя Вивальди в составе бесконечной ФАР позволяет расширить рабочую полосу частот по уровню КСВН ≤ 3 в обеих плоскостях, а также улучшить средний уровень КСВН в Е-плоскости. В режиме сканирования в секторе углов $\pm 60^\circ$ в Е-плоскости коэффициент перекрытия по уровню КСВН ≤ 3 увеличивается с 2,86 до 3,41, а в Н-плоскости в режиме сканирования в секторе углов $\pm 45^\circ$ коэффициент перекрытия по уровню КСВН ≤ 3 ($\leq 3,05$ при 45°) увеличивается с 2,74 до 3,15. Исследована 16-элементная АР компактных сверхширокополосных (СШП) излучателей Вивальди с эллиптическими вырезами на кромке и без них. При добавлении эллиптических вырезов в конструкцию излучателей АР конечного размера коэффициент перекрытия увеличивается с 2,07 до 2,37. Определено, что АР, также как и излучатель в составе бесконечной ФАР, является СШП и может работать в диапазоне от 283,8 до 671,3 МГц по уровню КСВН ≤ 3 , чему соответствует коэффициент перекрытия $\sim 2,37$. Средний уровень КСВН при включении всех излучателей располагается по уровню КСВН = 4, а при подключении одного ряда излучателей на согласованные на-